Clase 12 - Multiplexores y demultiplexores

IIC1001 - Algoritmos y Sistemas Computacionales

Cristian Ruz – cruz@uc.cl

Martes 21-Abril-2026

Departamento de Ciencia de la Computación
Escuela de Ingeniería
Pontificia Universidad Católica de Chile

Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

Ejemplo de uso

Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

Ejemplo de uso

Contacto

🐐

vicente.cabra@uc.cl

Vicente Cabra

Ayudante jefe



🐸

alejandro.tapia@uc.cl

Alejandro Tapia

Ayudante jefe



🛼

gabriel.sandoval@uc.cl

Gabriel Sandoval

Ayudante jefe



Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

Ejemplo de uso

Temas del curso

Sistemas computacionales

- Representación datos, números y codificación
- Funcionamiento hardware, procesadores y memoria.
- Funcionamiento de sistemas operativos: ejemplo scheduling
- Funcionamiento de Internet
- Herramientas computacionales: github + latex

Algoritmos

- Algoritmos y resolución de problemas
- Eficiencia algorítmica
- Estructuras secuenciales y ordenamiento
- Grafos y árboles

Próximos eventos

Jueves 23-Abril: Actividad 4. En grupos aleatorios

- Circuitos con multiplexor y demultiplexor (hoy)

Lunes 27-Abril: Actividad Formativa LaTeX. Individual

- Cuenta como bonus para actividades.

Martes 26-Mayo: Interrogación 2

- 17:30

Contenidos

Contacto

Temas

Enabler

Multiplexor

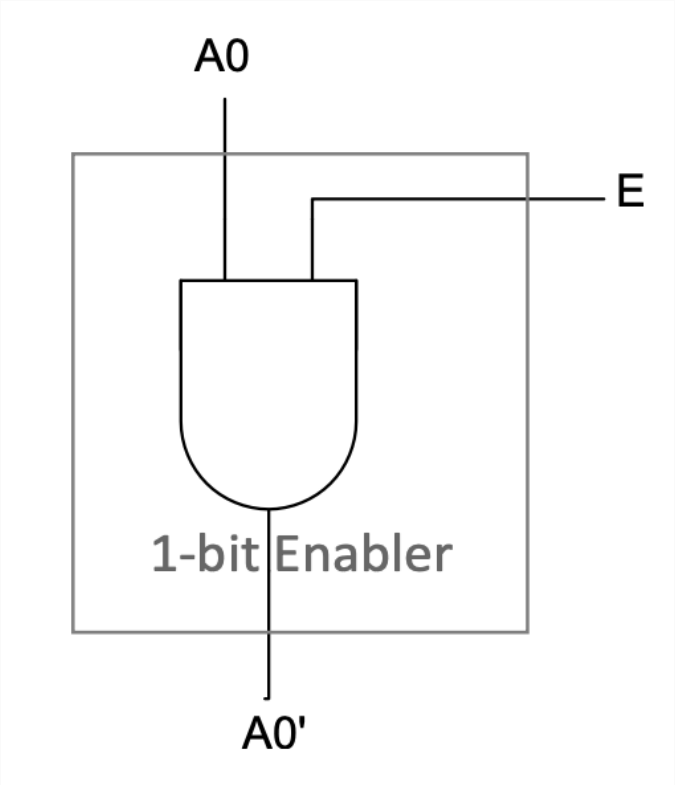
Demultiplexor

Ejemplo de uso

Enabler

Componente que permite habilitar o deshabilitar una salida

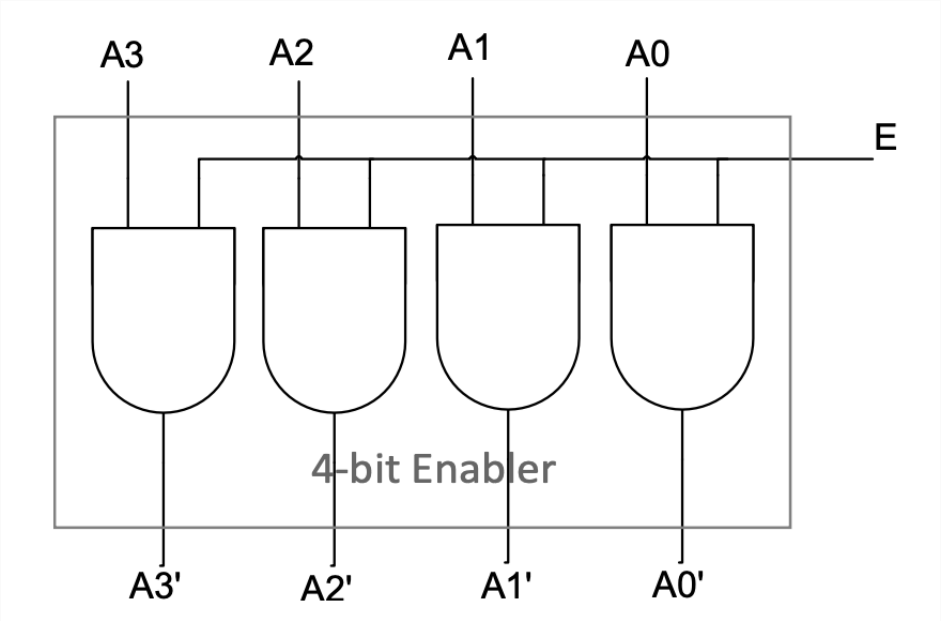
E	A0’
0	0
1	A0



Enabler de 1 bit

Enabler

Se puede implementar para circuitos con más bit de entrada



Enabler de 4 bits

Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

Ejemplo de uso

Multiplexor (MUX)

Buscamos un circuito que tenga más de una entrada, y nos permita **elegir** cuál de ellas queremos leer.

Dos entradas: $A0$, y $B0$.

Una salida: $M0$.

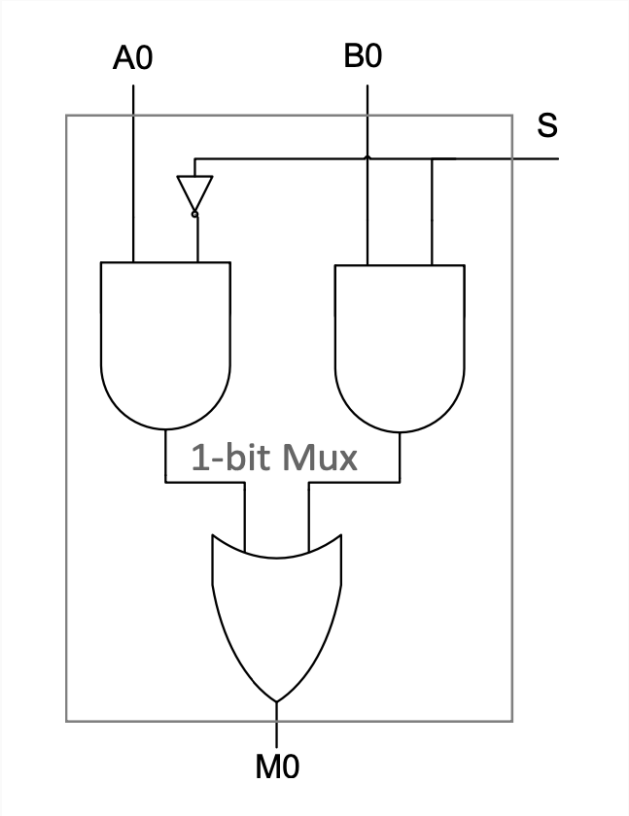
Señal de elección: S. Si $S = 0$, queremos leer $A0$. Si $S = 1$, queremos leer $B0$.

S	M0
0	A0
1	B0

Multiplexor

Señal de elección: S. Si $S = 0$, queremos leer $A0$. Si $S = 1$, queremos leer $B0$.

S	M0
0	A0
1	B0



Multiplexor de 2 entradas de 1 bit de datos

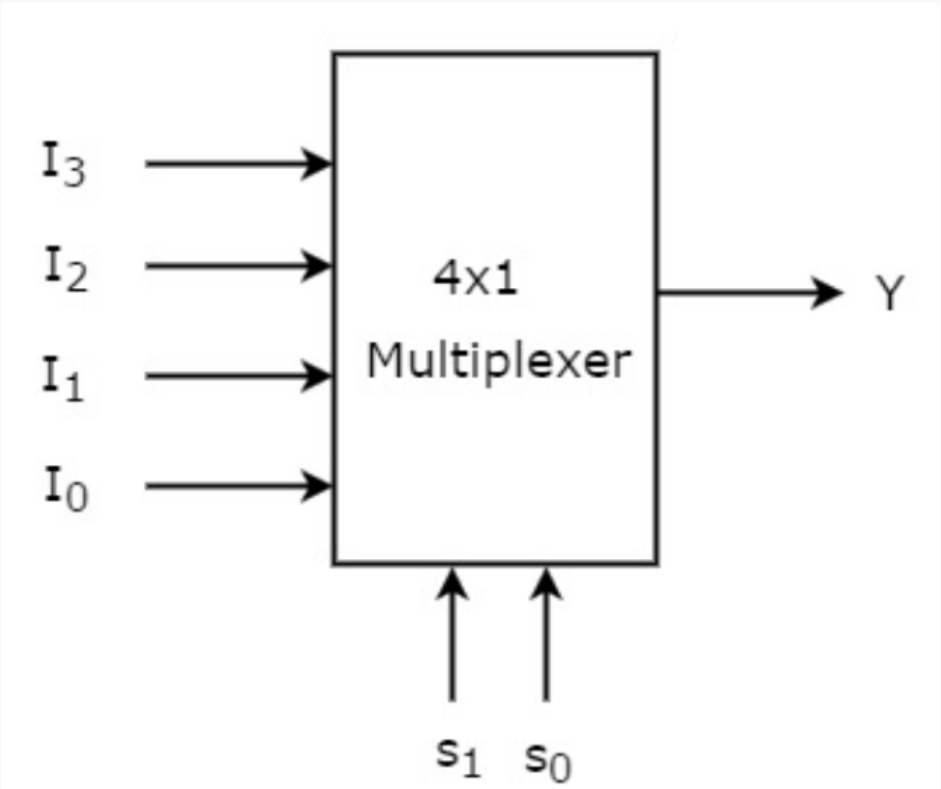
Multiplexor (MUX)

Definición
Un multiplexor selecciona una de varias entradas y la envía a una única salida.

- Tiene 2^n entradas
- n líneas de selección
- 1 salida

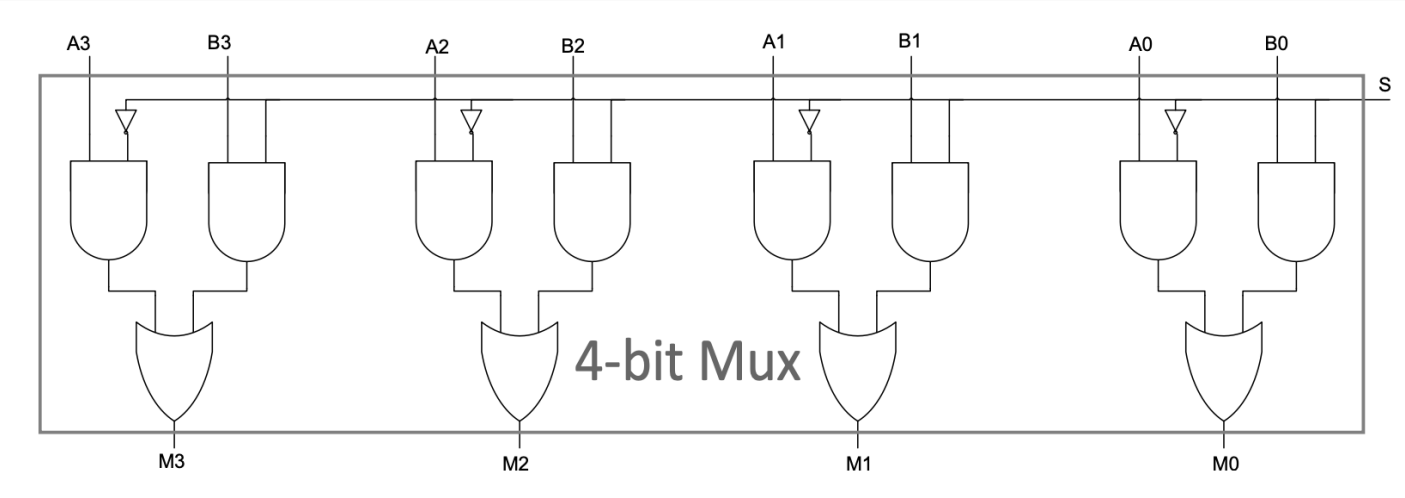
Tabla de verdad MUX 4:1

S_1	S_0	Salida Y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3



Multiplexor

Se puede implementar con más bits

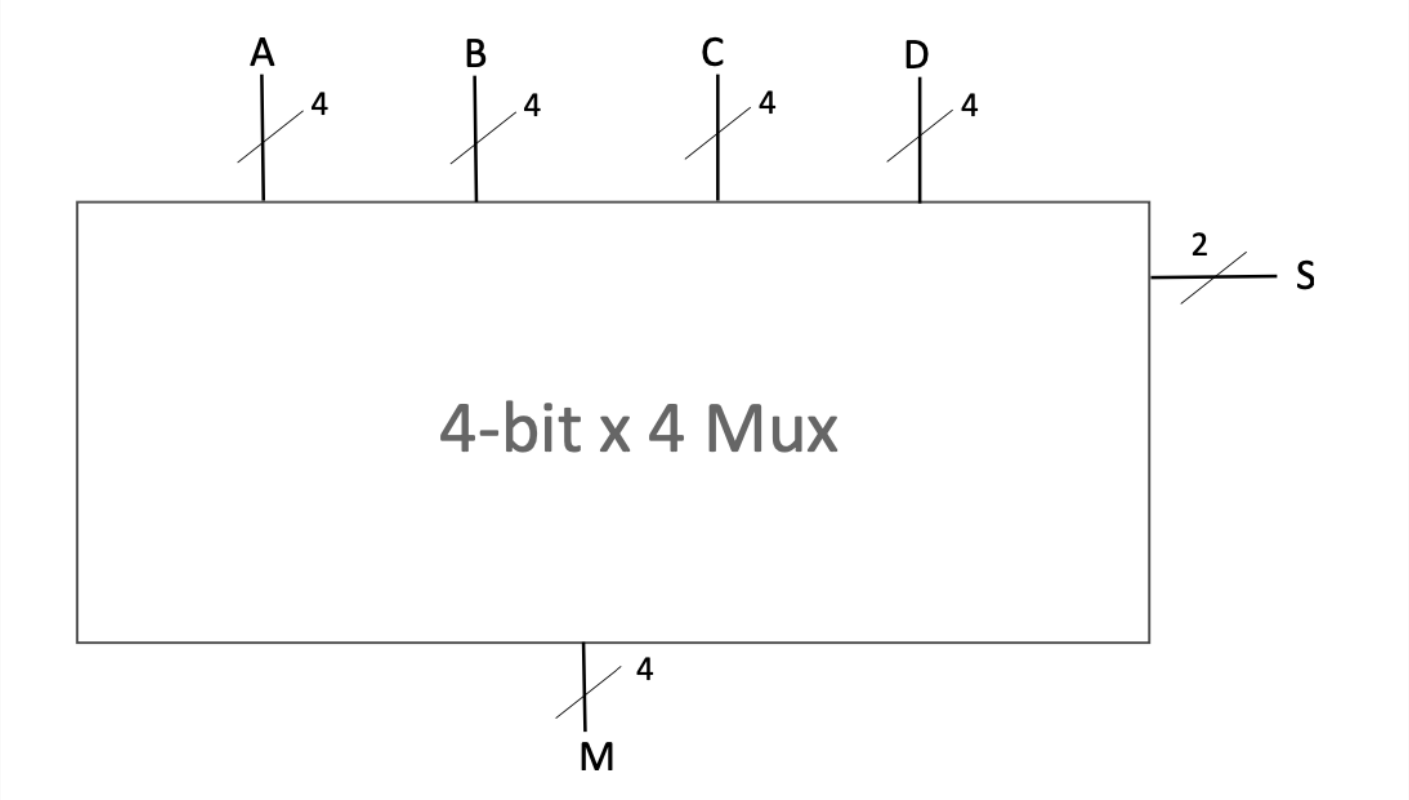


S1	S1	M
0	0	A
0	1	B
1	0	C
1	1	D

Multiplexor de 2 entradas de 4 bit de datos

Multiplexor

En notación de buses



Multiplexor de 4 entradas de 4 bit de datos

Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

Ejemplo de uso

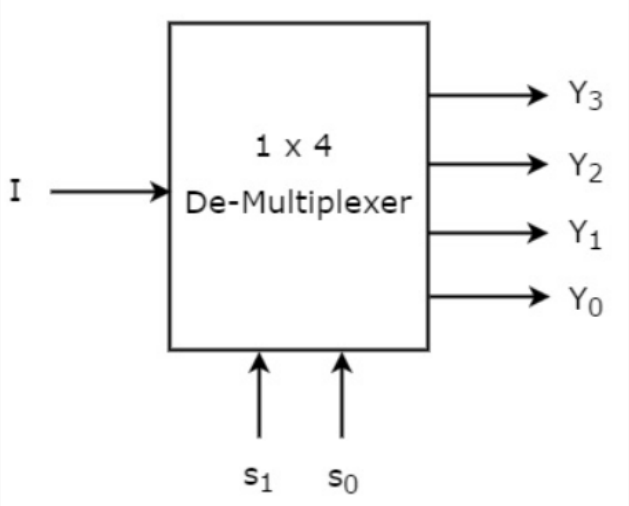
Demultiplexor (DEMUX)

Definición
Un demultiplexor toma una entrada y la dirige hacia una de varias salidas.

- 1 entrada
- n líneas de selección
- 2^n salidas

Tabla de verdad DEMUX 1:4

S_1	S_0	Salida activa
0	0	$Y_0 = I$
0	1	$Y_1 = I$
1	0	$Y_2 = I$
1	1	$Y_3 = I$



Contenidos

Contacto

Temas

Enabler

Multiplexor

Demultiplexor

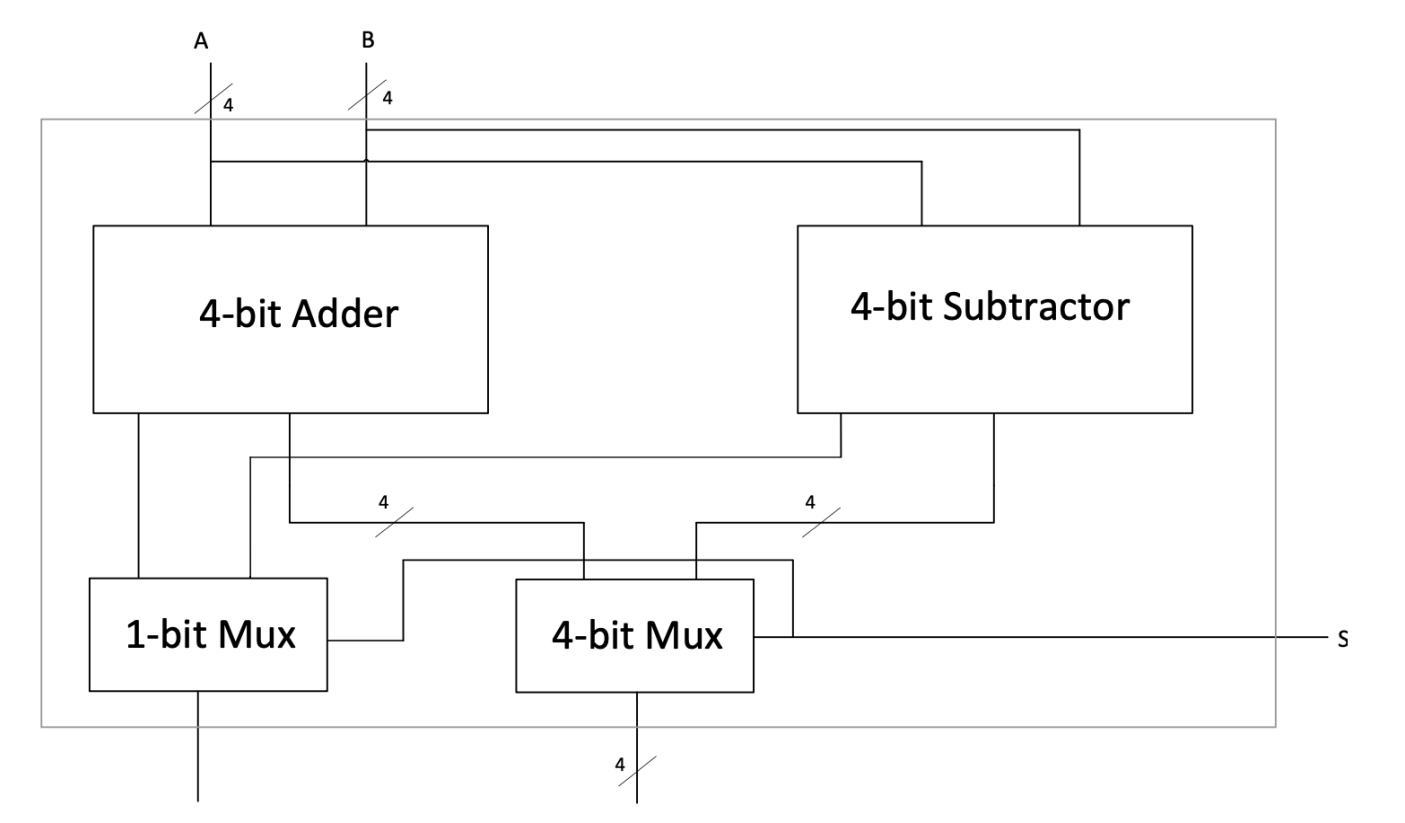
Ejemplo de uso

Unidad de selección

Se pueden combinar operaciones y seleccionar usando multiplexores.

Es una primera aproximación a una **unidad aritmético-lógica** (ALU)

$S = 0$: Suma, $S = 1$:, Resta



Sumador-restador de 4 bit de datos